

## CA-IS2082B 3kV<sub>RMS</sub> 隔离型半双工 RS485 收发器

### 1. 产品特性

- **兼容RS-485 EIA/TIA-485标准并提供更高性能**
  - 数据速率高达 5Mbps
  - 1/8单位负载，同一总线可挂载256个节点
  - 2.5 V至5.5 V逻辑侧供电范围；4.5 V至 5.5 V总线侧供电范围
- **集成保护功能支持可靠的数据通信**
  - 提供 3kV<sub>RMS</sub> (60s)隔离耐压
  - ±100kV/μs 典型 CMTI
  - 隔离栅寿命 > 40 年
  - 总线侧引脚具有±8kV人体模式(HBM) ESD保护、±12kV IEC 61000-4-2接触放电ESD保护；逻辑信号侧引脚具有±6kV HBM ESD保护
  - 发送器提供输出短路保护和热关断功能
  - 接收器提供真失效保护，确保接收器输出确认状态
- **较宽的工作温度范围：-40 °C至125 °C**
- **16引脚SSOP封装，引脚兼容多数隔离式 RS-485 收发器**
- **安全认证(申请中):**
  - 符合DIN VDE V 0884-11:2017-01的VDE认证
  - UL 1577 认证： 3kV<sub>RMS</sub> @ 1 分钟
  - IEC 60950-1, IEC 62368-1和IEC61010-1认证
  - CQC, TUV, CSA认证

### 2. 应用

- 隔离 RS-485 通信
- 光伏逆变器
- 工厂自动化
- 电机驱动器
- 楼宇自动化

### 3. 概述

CA-IS2082B 为隔离型、半双工 RS-485/RS-422 收发器，提供较高的电气隔离和优异性能，以满足工业应用的严

苛要求。器件内部的逻辑输入与输出缓冲器之间通过二氧化硅(SiO<sub>2</sub>)绝缘栅隔离，能够承受高达 3000V<sub>RMS</sub> (60s)的隔离电压以及±100kV/μs 的典型 CMTI。绝缘栅阻断了逻辑侧与总线侧的地环路，有助于抑制具有较高地电势差的端口间干扰，确保数据的正确传输。

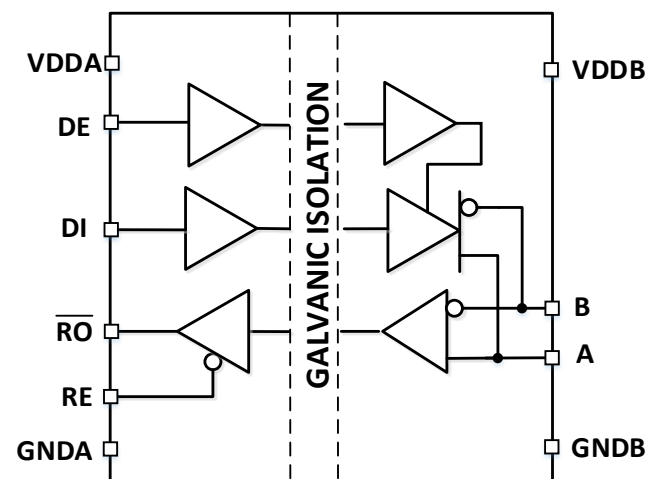
CA-IS2082B 用于支持高速、多节点数据通信总线，通信速率高达 5Mbps。器件总线侧引脚具有±8kV HBM ESD保护和±12kV IEC 61000-4-2 接触放电 ESD 保护。接收器输入阻抗为 1/8 单位负载，允许同一总线上挂载 256 个收发器。在保持高速数据传输的同时，允许挂载更多的总线节点，有助于改善工业通信的可靠性。作为半双工收发器，CA-IS2082B 可通过器件的接收使能与发送使能引脚控制收发状态，避免总线冲突。

CA-IS2082B 采用 16 引脚 SSOP 封装，兼容行业隔离式 RS-485/RS-422 的标准封装。器件工作在-40°C 至+125°C 温度范围。

#### 器件信息

型号	封装	封装尺寸(标称值)
CA-IS2082B	SSOP16(B)	4.9 mm × 3.9 mm

#### CA-IS2082B 功能框图



#### 4. 订购信息

表 4-1. 有效订购型号

型号	V <sub>DDA</sub> (V)	V <sub>ddb</sub> (V)	全/半双工	传输速率(Mbps)	额定耐压(V)	封装
CA-IS2082B	2.5 ~ 5.5	4.5 ~ 5.5	半双工	5	3000	SSOP16

## 目录

1. 产品特性.....	1		
2. 应用.....	1		
3. 概述.....	1		
4. 订购信息.....	2		
5. 修订历史.....	3		
6. 引脚功能描述.....	4		
7. 产品规格.....	5		
7.1. 绝对最大额定值 <sup>1</sup> .....	5		
7.2. ESD 额定值.....	5		
7.3. 建议工作条件.....	5		
7.4. 热参数.....	5		
7.5. 隔离特性.....	6		
7.6. 安全相关认证.....	6		
7.7. 电气特性.....	7		
7.7.1. 驱动器特性.....	7		
7.7.2. 接收器特性.....	7		
7.8. 供电电流.....	7		
7.9. 时序特性.....	8		
7.9.1. 驱动器时序特性.....	8		
7.9.2. 接收器时序特性.....	8		
8. 参数测试电路.....	9		
9. 详细描述.....	12		
9.1. 逻辑输入.....	12		
9.2. 具有失效保护的接收器.....	12		
9.3. 发送器.....	13		
9.4. 器件保护.....	13		
9.4.1. 信号隔离.....	13		
9.4.2. 热关断.....	14		
9.4.3. 限流保护.....	14		
10. 应用信息.....	14		
10.1. 典型应用拓扑.....	14		
10.2. 256 个总线节点.....	15		
10.3. PCB 布板.....	15		
11. 封装信息.....	16		
12. 焊接信息.....	17		
13. 卷带信息.....	18		
14. 重要声明.....	19		

### 5. 修订历史

修订版本号	修订内容	页码
Version 1.00	N/A	N/A
Version 1.01	更新 UL 认证信息	7

## 6. 引脚功能描述

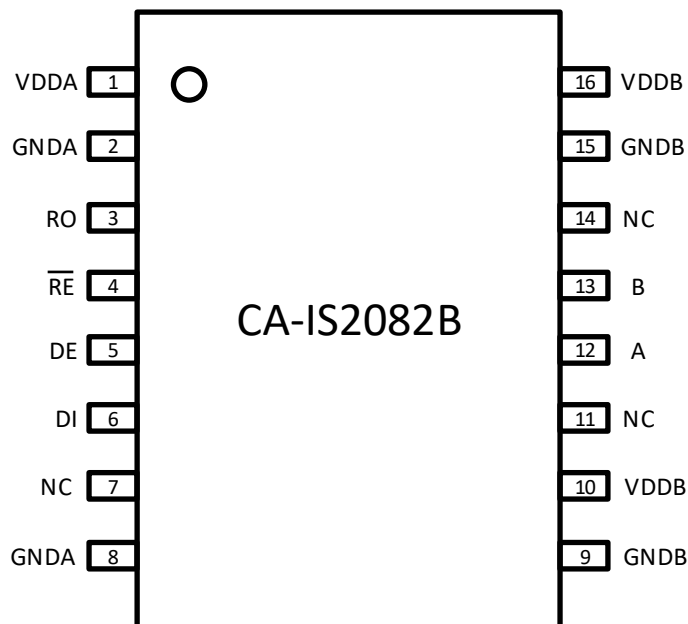


图 6-1. CA-IS2082B 顶部视图

表 6-1. CA-IS2082B 引脚功能描述

引脚名称	引脚编号	类型	描述
VDDA	1	电源	逻辑侧电源输入，在 VDDA 与 GNDA 引脚之间连接 0.1μF 和 1μF 旁路电容,电容应尽可能靠近器件安装。
GNDA	2, 8	地	逻辑侧地，GNDA 是数字信号的地参考端。
RO	3	逻辑输出	接收器数据输出，将 $\overline{RE}$ 置低使能接收器。 $\overline{RE}$ 为低电平时，如果 $(V_A - V_B) > V_{IT+(IN)}$ ，RO 输出高电平；如果 $(V_A - V_B) < V_{IT-(IN)}$ ，RO 输出低电平。将 $\overline{RE}$ 置高，关闭接收器。
$\overline{RE}$	4	逻辑输入	接收器使能控制输入，低电平有效。
DE	5	逻辑输入	发送器使能控制输入，高电平有效。DE 为低电平时，禁止数据发送，发送器输出为高阻；DE 为高电平时，发送器使能。
DI	6	逻辑输入	发送器数据输入，DE 为高电平时，如果 DI 为高电平，则同相输出(A)为高电平，反相输出(B)为低电平；DI 为低电平时，A 输出低电平，B 输出高电平。
NC	7	---	逻辑侧浮空引脚，无内部连接。
GNDB	9, 15	地	总线侧地，GNDB 是 RS-485/RS-422 总线信号的地参考端。
NC	11, 14	无	总线侧浮空引脚，无内部连接。
A	12	逻辑输入/输出	RS-485/RS-422 总线发送器同相输出/接收器同相输入。
B	13	逻辑输入/输出	RS-485/RS-422 总线发送器反相输出/接收器反相输入。
VDDB	10, 16	电源	总线侧电源输入，在 VDDB 与 GNDB 引脚之间连接 0.1μF 和 1μF 旁路电容,电容应尽可能靠近器件安装。

## 7. 产品规格

### 7.1. 绝对最大额定值<sup>1</sup>

参数	最小值	最大值	单位
$V_{DDA}, V_{DDB}$ 电源电压 <sup>2</sup>	-0.5	6.0	V
$V_{in}$ 输入电压	-0.5	$V_{DDA}+0.5^3$	V
$I_o$ 输出电流	-20	20	mA
$T_j$ 结温		150	°C
$T_{STG}$ 存储温度范围	-65	150	°C

**注:**

- 工作条件等于或超出上述绝对最大额定值可能会导致器件永久性损坏。这里给出的是器件额定值，并非工作条件，不能据此推断产品能否正常工作。器件长期在超出最大额定值条件下工作会影响产品的可靠性，甚至导致产品损坏。
- 除总线差分输出/输入电压以外，所有电压值均相对于本地接地端（GNDA 或 GNDB），并且是峰值电压。
- 最大电压不得超过 6 V。

### 7.2. ESD 额定值

		数值	单位	
$V_{ESD}$ 静电放电	人体模型 (HBM), 依据 ANSI/ESDA/JEDEC JS-001, 所有引脚 <sup>1</sup>	总线引脚到 GNDA	±6000	V
		总线引脚到 GNDB	±8000	
		所有其它引脚	±6000	
	接触放电, 依据 IEC 61000-4-2, 总线引脚到 GNDB	±12000		
	组件充电模式(CDM), 依据 JEDEC 规范 JESD22-C101, 所有引脚 <sup>2</sup>	±2000		

**注:**

- JEDEC 文件 JEP155 规定：500V HBM 保护允许按照标准 ESD 控制过程进行安全生产。
- JEDEC 文件 JEP157 规定：250V CDM 保护允许按照标准 ESD 控制过程进行安全生产。

### 7.3. 建议工作条件

参数	最小值	典型值	最大值	单位
$V_{DDA}$ 电源电压	2.375	3.3/5.0	5.5	V
$V_{DDB}$ 电源电压	4.5	5.0	5.5	V
$V_{OC}$ A,B 引脚电压	-7		12	V
$V_{ID}$ A,B 差分输入电压	-12		12	V
$V_{IH}$ 逻辑高电平输入阈值	2.0			V
$V_{IL}$ 逻辑低电平输入阈值			0.8	V
DR 信号传输速率	1		5	Mbps
$T_A$ 环境温度	-40	27	125	°C

### 7.4. 热参数

热阻	CA-IS2082B	单位
$R_{\theta JA}$ IC 结至环境的热阻	115	°C/W

7.5. 隔离特性

参数	测试条件	数值	单位
CLR 外部气隙 (间隙) <sup>1</sup>	测量输入端至输出端, 隔空最短距离	>3.7	mm
CPG 外部爬电距离 <sup>1</sup>	测量输入端至输出端, 沿壳体最短距离	>3.7	mm
DTI 隔离距离	最小内部间隙 (内部距离)	32	μm
CTI 相对漏电指数	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	V
材料组	依据 IEC 60664-1	I	
IEC 60664-1 过压类别	额定市电电压 ≤ 300 V <sub>RMS</sub>	I-IV	
	额定市电电压 ≤ 400 V <sub>RMS</sub>	I-IV	
	额定市电电压 ≤ 600 V <sub>RMS</sub>	I-III	
<b>DIN V VDE V 0884-11:2017-01<sup>2</sup></b>			
V <sub>IORM</sub> 最大重复峰值隔离电压	交流电压(双极)	566	V <sub>PK</sub>
V <sub>IOWM</sub> 最大工作隔离电压	交流电压; 时间相关的介质击穿 (TDDb) 测试	400	V <sub>RMS</sub>
	直流电压	556	V <sub>DC</sub>
V <sub>IOTM</sub> 最大瞬态隔离电压	V <sub>TEST</sub> = V <sub>IOTM</sub> , t = 60 s (认证); V <sub>TEST</sub> = 1.2 × V <sub>IOTM</sub> , t = 1 s (100% 产品测试)	4242	V <sub>PK</sub>
V <sub>IOSM</sub> 最大浪涌隔离电压 <sup>3</sup>	测试方法 依据 IEC 60065, 1.2/50 μs 波形, V <sub>TEST</sub> = 1.6 × V <sub>IOSM</sub> (生产测试)	4000	V <sub>PK</sub>
Q <sub>pd</sub> 表征电荷 <sup>4</sup>	方法 a, 输入/输出安全测试子类 2/3 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60 s; V <sub>pd(m)</sub> = 1.2 × V <sub>IORM</sub> , t <sub>m</sub> = 10 s	≤5	pC
	方法 a, 环境测试子类 1 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60 s; V <sub>pd(m)</sub> = 1.6 × V <sub>IORM</sub> , t <sub>m</sub> = 10 s	≤5	
	方法 b, 常规测试 (100% 生产测试) 和前期 预处理(抽样测试) V <sub>ini</sub> = 1.2 × V <sub>IOTM</sub> , t <sub>ini</sub> = 1 s; V <sub>pd(m)</sub> = 1.875 × V <sub>IORM</sub> , t <sub>m</sub> = 1 s	≤5	
C <sub>IO</sub> 栅电容, 输入到输出 <sup>5</sup>	V <sub>IO</sub> = 0.4 × sin (2πft), f = 1 MHz	~0.5	pF
R <sub>IO</sub> 绝缘电阻 <sup>5</sup>	V <sub>IO</sub> = 500 V, T <sub>A</sub> = 25°C	>10 <sup>12</sup>	Ω
	V <sub>IO</sub> = 500 V, 100°C ≤ T <sub>A</sub> ≤ 125°C	>10 <sup>11</sup>	
	V <sub>IO</sub> = 500 V at T <sub>S</sub> = 150°C	>10 <sup>9</sup>	
污染度		2	
<b>UL 1577</b>			
V <sub>ISO</sub> 最大隔离电压	V <sub>TEST</sub> = V <sub>ISO</sub> , t = 60 s (认证), V <sub>TEST</sub> = 1.2 × V <sub>ISO</sub> , t = 1 s (100%生产测试)	3000	V <sub>RMS</sub>
<b>注:</b>			
1. 爬电距离和间隙要求应根据具体应用中特定设备的隔离标准。电路板设计应注意保持爬电和间隙距离, 确保隔离器在印刷电路板上的焊盘不会缩短此距离。印刷电路板上的爬电距离与间隙在某些情况下是相同的。通过在电路板上插入凹槽可以增大这些距离指标。			
2. 该标准仅适用于最大工作额定值范围内的 <b>安全电气隔离</b> , 应通过适当的保护电路确保遵守安全等级要求。			
3. 测试在空气或油中进行, 以确定隔离层固有的浪涌抑制。			
4. 表征电荷是由局部放电引起的放电电荷(pd)。			
5. 绝缘栅两侧的所有引脚连接在一起, 构成双端器件。			

7.6. 安全相关认证

VDE(申请中)	UL	CQC(申请中)
根据 DIN V VDE V 0884-11:2017-01 认证	UL1577 器件程序认证	根据 GB4943.1-2011 和 GB 8898-2011 认证
证书编号:	证书编号: E511334-20200519	

## 7.7. 电气特性

### 7.7.1. 驱动器特性

除非有额外说明, 本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位
$ V_{OD1} $	差分输出电压(无负载)	4.5	5.0	5.5	V
$ V_{OD2} $	差分输出电压(带负载)	1.5	2.3	3.18	V
$\Delta V_{OD} $	差分输出电压增量	-0.2		0.2	
$V_{OC}$	稳态 共模输出电压	1		3	
$\Delta V_{OC}$	两个状态共模输出电压增量			0.2	
$I_{IL}$	输入漏电流	DI, DE, $\overline{RE}=0$ OR 1		20	$\mu A$
$I_{OS1}$	驱动器短路电流 (VO=HIGH)	DE= $\overline{RE}=1$ , DI=1, $V_A=-7$ V, $V_B=12$ V		108	mA
$I_{OS2}$	驱动器短路电流 (VO=LOW)	DE= $\overline{RE}=1$ , DI=0, $V_A=12$ V, $V_B=-7$ V		108	mA
CMTI	共模瞬变抗扰度	$V_{CM} = 1500V$ ; 参见图 8-8		100	kV/ $\mu s$
$C_i$	输入电容	$V_I = V_{DD}/2 + 0.4 \times \sin(2\pi ft)$ , $f = 1$ MHz, $V_{DD} = 5$ V		2	pF

### 7.7.2. 接收器特性

除非有额外说明, 本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位
$V_{OH}$	逻辑高电平输出电压	$I_{OH} = -4mA$ ;	$V_{DDA}-0.4$	4.8	V
$V_{OL}$	逻辑低电平输出电压	$I_{OL} = 4mA$ ;		0.4	V
$V_{IT+(IN)}$	正输入阈值		-100	-20	mV
$V_{IT-(IN)}$	负输入阈值	-200	-130		mV
$V_{I(HYS)}$	输入阈值迟滞		30		mV
$I_i$	总线输入电流	$V_A$ or $V_B = 12$ V, 其它输入引脚接 0 V		0.04	0.1
		$V_A$ or $V_B = 12$ V, 关闭电源, 其它输入引脚接 0 V		0.06	0.13
		$V_A$ or $V_B = -7$ V, 其它输入引脚接 0 V		-0.1	-0.04
		$V_A$ or $V_B = -7$ V, 关闭电源, 其它输入引脚接 0 V		-0.1	-0.03
$I_{IH}$	高电平输入漏电流 $\overline{RE}$	$V_{IH} = 2$ V		20	$\mu A$
$I_{IL}$	低电平输入漏电流 $\overline{RE}$	$V_{IL} = 0.8$ V		20	$\mu A$
$R_{ID}$	差分输入电阻	A, B	96		K $\Omega$
$C_D$	差分输入电容	输入 $f = 1.5$ MHz, $V_{pp}=1V$ 正弦信号, 通过 A 和 B 测量 $C_D$		7	pF
$C_i$	输入到地电容	$V_I = 0.4V \times \sin(2\pi ft)$ , $f = 1MHz$		2	pF

## 7.8. 供电电流

除非有额外说明, 本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位
$I_{DDA}$	A 侧供电电流	$\overline{RE} = 0$ or 1, DE=0 or 1	$V_{DDA}=3.3V$	4.2	mA
		$\overline{RE} = 0$ or 1, DE =0 or 1	$V_{DDA}=5V$	4.2	mA
$I_{DDB}$	B 侧供电电流	$\overline{RE}=0$ or 1, DE =0, 无负载		6.8	mA

## 7.9. 时序特性

### 7.9.1. 驱动器时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试说明	最小值	典型值	最大值	单位
$t_{PLH}, t_{PHL}$ 传播延迟	参见图 8-2; 图 8-3; 图 8-7。 $R_{diff}=54\Omega$ , $C_L=50pF$ 。		16	48	ns
PWD 脉冲宽度失真 $ t_{PLH} - t_{PHL} $			3	12.5	ns
$t_r$ 输出上升时间			12	25	ns
$t_f$ 输出下降时间			12	25	ns
$t_{PZH}/t_{PZL}$ 驱动关闭使能传播延迟			28	90	ns
$t_{PHZ}/t_{PLZ}$ 驱动开启使能传播延迟			28	90	ns

### 7.9.2. 接收器时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试说明	最小值	典型值	最大值	单位
$t_{PLH}, t_{PHL}$ 传播延迟	参见图 8-4; 图 8-5; 图 8-6。 $R_{diff}=54\Omega$ , $C_L=50pF$ 。		80	165	ns
PWD 脉冲宽度失真 $ t_{PLH} - t_{PHL} $			15	30	ns
$t_r$ 输出上升时间			2.5	4	ns
$t_f$ 输出下降时间			2.5	4	ns
$t_{PHZ}, t_{PLZ}$ 接收器关闭传播延迟时间，高/低电平至高阻			28	90	ns
$t_{PZH}, t_{PZL}$ 接收使能传播延迟时间，高阻至高/低电平时间			43	52	ns



8. 参数测试电路

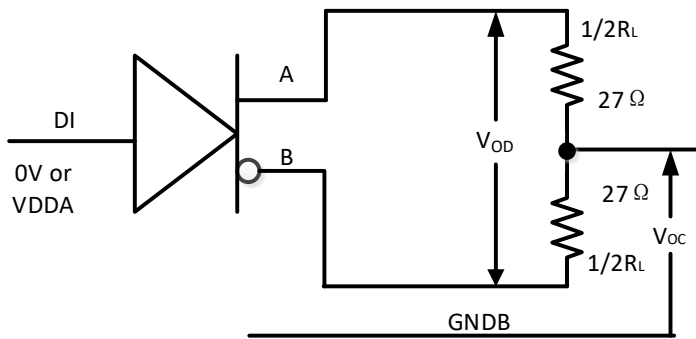


图 8-1. 驱动器测试电路

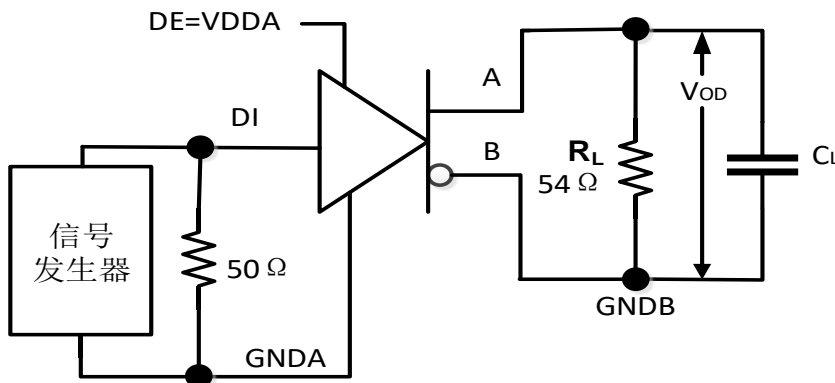


图 8-2. 驱动器传输延时测试电路

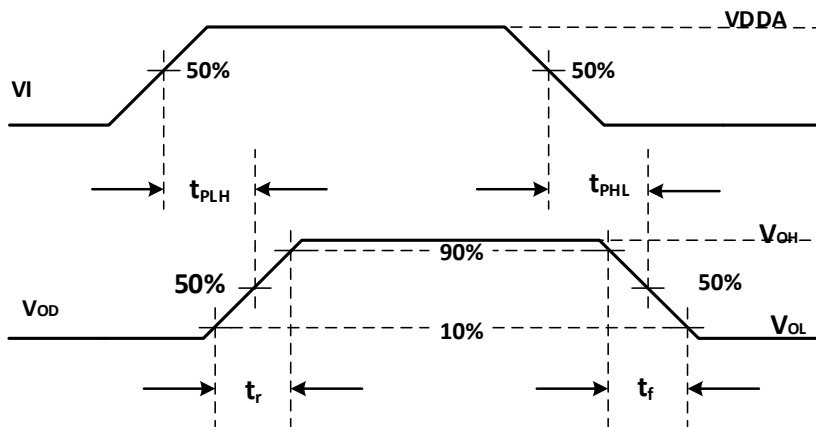


图 8-3. 驱动器传输延时测试波形

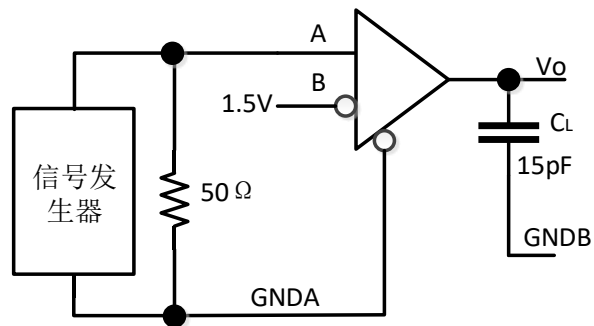


图 8-4. 接收器传输延时测试电路

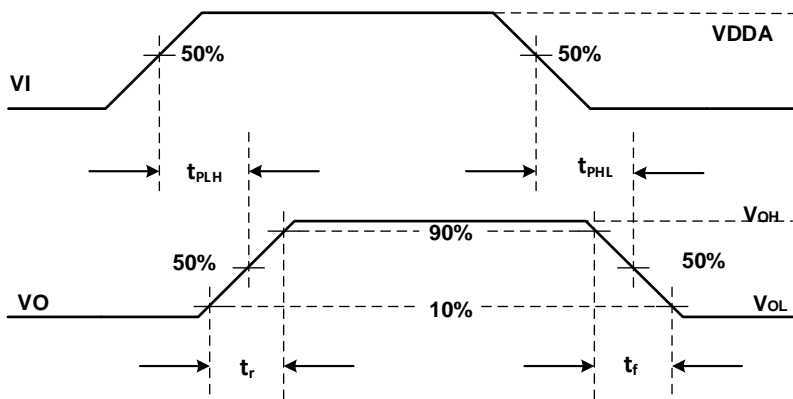


图 8-5. 接收器传输延时测试波形

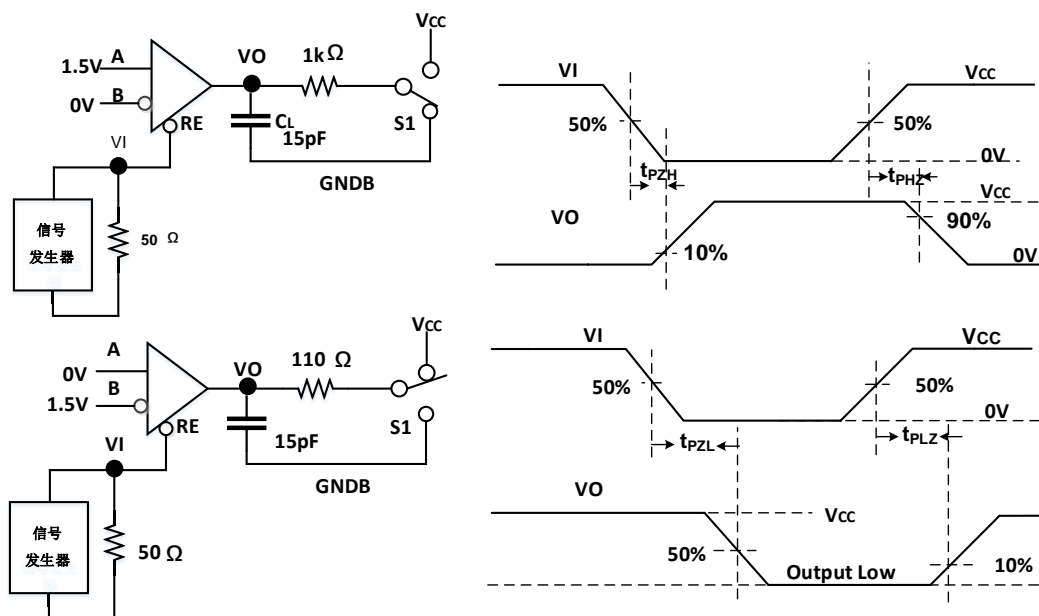


图 8-6. 接收器使能和关闭时间

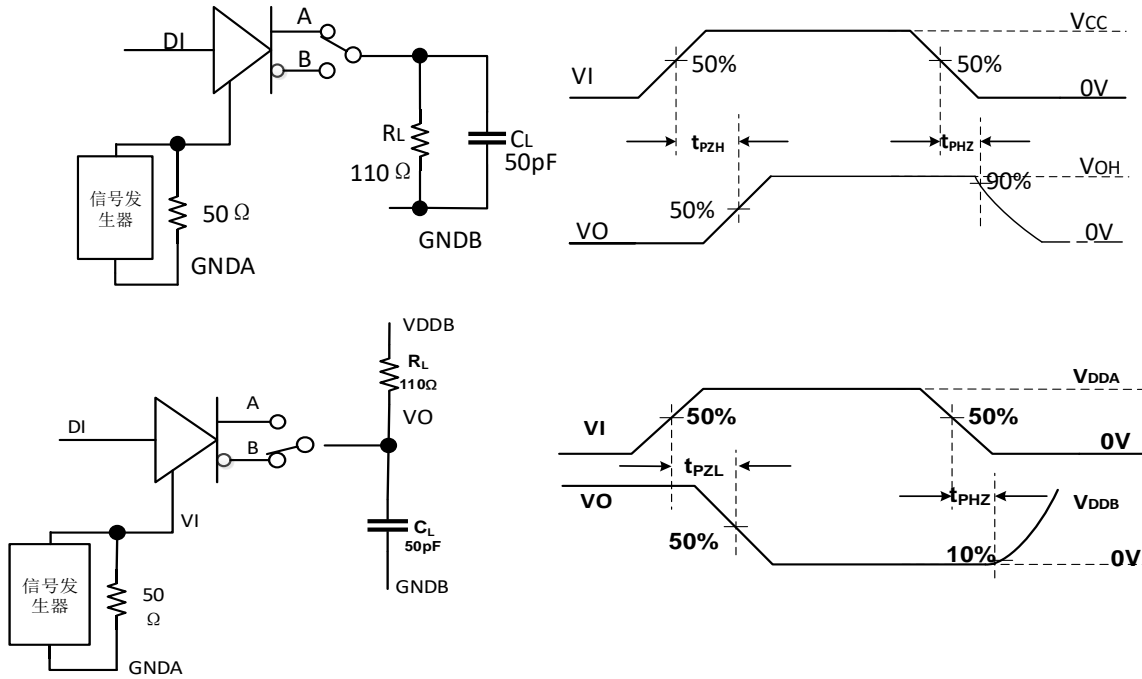


图 8-7. 驱动器使能和关闭时间

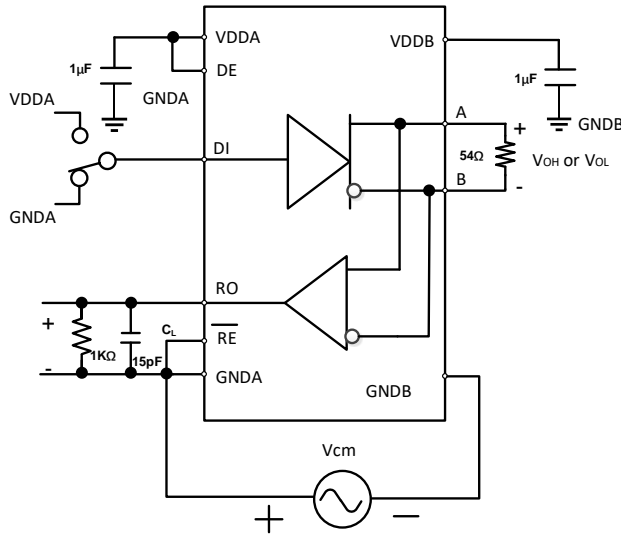


图 8-8. 共模瞬态抑制(CMTI)测试电路

注:

1. 上述测试电路中的 50Ω 匹配电阻仅用于测试，实际电路中并不需要；
2.  $C_L$  包含夹具和仪器寄生电容。

## 9. 详细描述

CA-IS2082B 隔离型 RS485/RS422 收发器在总线侧与控制侧(逻辑侧)提供高达  $3kV_{RMS}$  的电气隔离, 该器件具有  $100kV/\mu s$  的共模瞬态抑制, 允许速率高达 5Mbps 的数据跨过绝缘栅传输。较高的电气隔离与高速通信能力相结合, 确保在嘈杂环境下实现可靠的数据传输, 适用于电机驱动、PLC 通信模块、HVAC 等宽泛的工业应用。该系列收发器通过两种机制避免在发生总线故障或总线冲突时出现大的功率消耗: 首先是发送器输出级的限流保护, 即在所允许的共模电压范围内, 一旦发生输出短路, 器件将即刻进入保护状态; 其次是热关断保护, 检测到器件过热时, 将发送器输出强制于高阻态。

### 9.1. 逻辑输入

CA-IS2082B 半双工 RS-485 收发器的逻辑侧包含三个数字输入: 接收器使能控制、发送器使能控制和发送器数据输入。其中, 发送器使能引脚 DE 在内部下拉至 GND; 接收器使能控制引脚  $\overline{RE}$  和发送器数字输入 DI 在内部上拉至  $V_{DDA}$ 。所有上拉、下拉均采用  $1.5M\Omega$  电阻, 参见图 9-1. 逻辑输入等效电路。

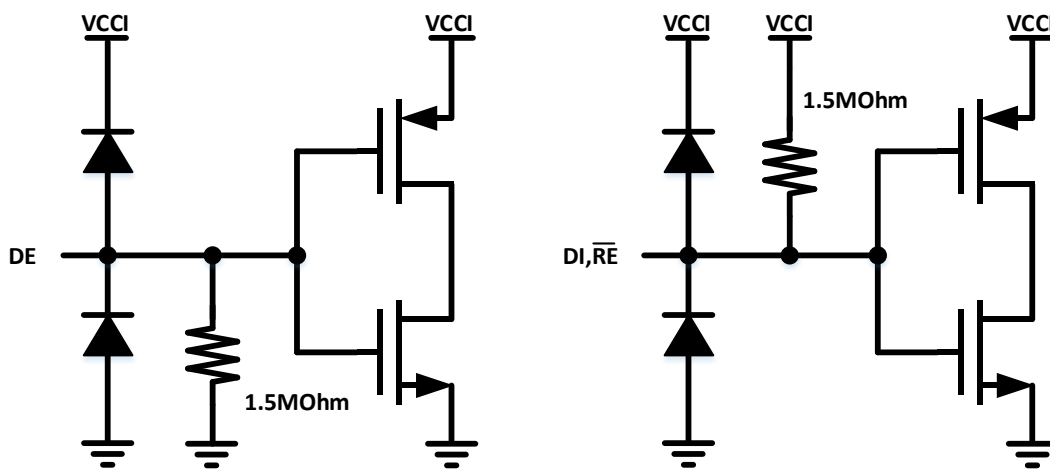


图 9-1. 逻辑输入等效电路

### 9.2. 具有失效保护的接收器

RS485/RS422 接收器将来自总线(A 和 B)的差分信号转换为逻辑侧的单端输出, 为控制器提供逻辑电平输出 RO。使能控制信号  $\overline{RE}$  置为低电平时, 接收器使能;  $\overline{RE}$  置为高电平时, 则禁止接收器工作。当接收器被禁止工作时, 接收器输出 RO 置于高阻态。CA-IS2082B 的接收器使能控制  $\overline{RE}$  引脚在内部上拉至  $V_{DDA}$ , 开路时关闭接收器。

CA-IS2082B 收发器具有真正的失效保护功能, 省去了外部失效保护偏置电阻。失效保护接收器将门限电压分别调整在  $V_{IT+(IN)}$  (高电平门限, 最大值为  $-20mV$ ) 和  $V_{IT-(IN)}$  (低电平门限, 最小值为  $-200mV$ ), 当  $\overline{RE}$  为低电平时, 如果接收器差分输入  $V_A - V_B \geq -20mV$ , 接收器输出 RO 将保持高电平; 如果差分输入  $V_A - V_B \leq -200mV$ , 接收器输出低电平。由此, 在兼容 RS-485 标准的同时, 省去了外部失效保护偏置电阻, 请参考表 9-1 接收器真值表。失效保护特性能够在接收器没有连接总线电缆, 或者是当电缆开路、短路时, 确保接收器输出确定的高电平状态。

表 9-1. CA-IS2082B 接收器真值表

V <sub>DDA</sub>	V <sub>DDB</sub>	差分输入(V <sub>A</sub> - V <sub>B</sub> )	使能控制( $\overline{RE}$ )	输出(RO)
PU	PU	$-20\text{mV} \leq V_A - V_B$	L	H
PU	PU	$-200\text{mV} < V_A - V_B < -20\text{mV}$	L	不确定
PU	PU	$V_A - V_B \leq -200\text{mV}$	L	L
PU	PU	X	H	Hi-Z
PU	PU	X	开路	Hi-Z
PU	PU	开路/短路/空闲	L	H
PD	PU	X	X	Hi-Z
PU	PD	X	L	H

注:

1. X = 无关; H = 高电平; L = 低电平; Hi-Z = 高阻; PD = 断电; PU = 上电。
2.  $\overline{RE}$  内部提供弱上拉至 V<sub>DDA</sub>。

### 9.3. 发送器

RS485/RS422 发送器将本地控制器提供的单端输入信号(DI)转换成差分输出(A 和 B), 用于总线传输。发送器真值表如

表 9-2。总线侧的发送器输出与接收器输入均具有±8kV(人体模式)静电放电(ESD)保护, 以及±12kV IEC 61000-4-2 接触放电 ESD 保护, 保护电压均以 GNDB 为地参考端。驱动器还提供输出短路保护和热关断, 避免器件发热。DE 引脚具有内部弱下拉, 该引脚开路时, 关闭发送器工作。发送器输入 DI 由内部提供弱上拉, 即当发送器使能时, 如果 DI 开路, 则发送器输出高电平。

表 9-2. CA-IS2082B 发送器真值表

V <sub>DDA</sub>	V <sub>DDB</sub>	TX 输入	使能控制	TX 输出	
		(DI)	(DE)	A	B
PU	PU	H	H	H	L
PU	PU	L	H	L	H
PU	PU	X	L	Hi-Z	Hi-Z
PU	PU	X	开路	Hi-Z	Hi-Z
PU	PU	开路	H	H	L
PD	PU	X	X	Hi-Z	Hi-Z
PU	PD	X	X	Hi-Z	Hi-Z
PD	PD	X	X	Hi-Z	Hi-Z

注:

1. X = 无关; H = 高电平; L = 低电平; Hi-Z = 高阻; PD = 断电; PU = 上电。
2. DE 引脚内部弱下拉至 GNDA。DI 引脚具有内部弱上拉。

### 9.4. 器件保护

#### 9.4.1. 信号隔离

CA-IS2082B 器件内部集成数字隔离器, 采用川土微电子专有的基于开关键控(OOK)调制的电容隔离技术, 采用小尺寸 SSOP 封装, 在逻辑侧与总线侧提供高达 3kV<sub>RMS</sub> 的电气隔离, 允许两侧电路工作在不同的电源域。

### 9.4.2. 热关断

当 CA-IS2082B 器件的结温超出热关断门限  $T_{J(shutdown)}$  (160°C, 典型值)时, 驱动器输出进入高阻态。一旦结温恢复到正常工作范围, 则自动退出热关断状态。

### 9.4.3. 限流保护

CA-IS2082B 器件的发送器还提供输出短路保护, 在-7V 到 12V 整个共模电压范围内, 一旦发生输出短路到正压或负压, 驱动器将限制输出电流。当然, 此时有可能消耗较大的电源电流, 而热关断功能为输出短路提供了二次防护。一旦短路故障解除, 发送器将退出限流保护状态。

## 10. 应用信息

### 10.1. 典型应用拓扑

CA-IS2082B 半双工 RS-485/RS-422 收发器用于支持异步数据传输。用户可以通过发送器和接收器的使能控制引脚配置收发器的工作模式, 以避免总线冲突。图 10-1 所示为典型的半双工网络拓扑, 与全双工拓扑相比, 减少了一对儿双绞线电缆。

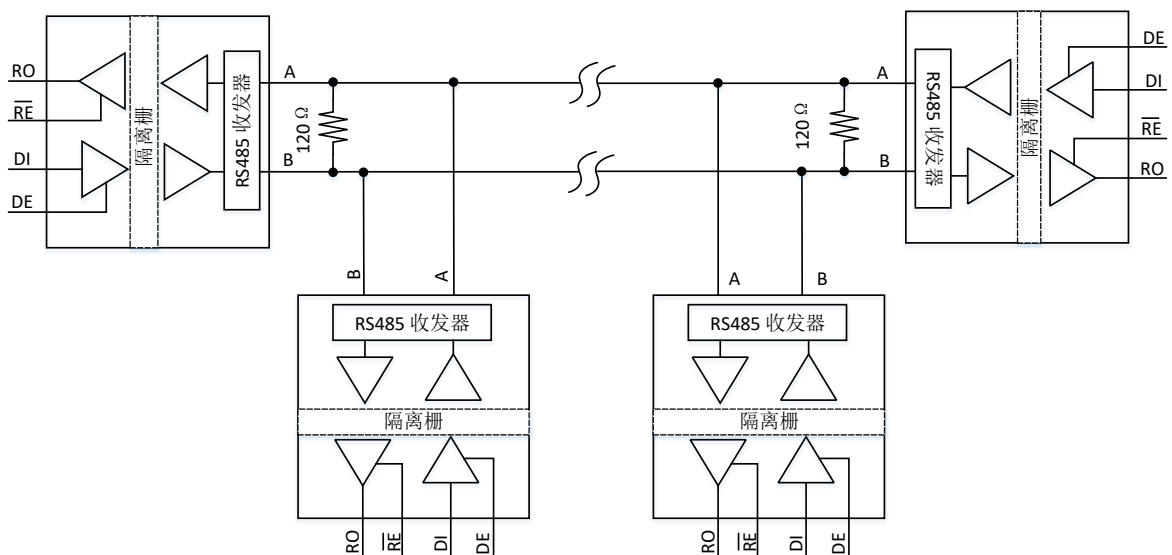


图 10-1. 半双工 RS-485 网络架构示例

RS-485/RS-422 网络能够支持的最高通信速率为 10Mbps, 在此速率下的数据传输距离可达 12 米。降低通信速率, 则可延长传输距离。根据 RS-485 标准, 数据速率为 100kbps 时, 最大传输距离为 1200 米。当然, 这是 RS485 的原始定义, 一些新推出的 RS-485 收发器已经突破了这一限制, 能够支持更高的通信速率、更远的通信距离。值得注意的是, 在实际应用中, 最高速率或最远传输距离均受限于所使用的电缆、总线上的负载、节点数、网络拓扑等因素。实际设计中, 需要考虑信号在电缆上的传输损耗、时间延迟、网络不匹配/不平衡、节点间的地电位差等因素, 为网络配置留出一定的裕量。为减小信号反射, 在 RS-485 网络中需要考虑匹配问题, 通常在总线相距最远的两个端点接匹配电阻, 阻值为双绞线的特征阻抗( $Z_0$ ), 典型值为 120Ω。分支节点与总线的距离应尽可能短。CA-IS2082B 能够支持的最高数据速率为 5Mbps。

10.2. 256 个总线节点

RS-485/RS-422 总线允许挂接的最大收发器个数(或接收器个数)取决于系统的总体负载,任何器件连接到总线上时,都将引入额外的总线负载。RS-485/RS-422 总线负载通常以“单位负载”计量,根据 RS485 标准,一对儿特征阻抗为 120Ω(或更大)的双绞线电缆,总线上可以挂接 32 个接收器阻抗为“单位负载”的收发器(总线负载为 375Ω)。每个单位负载阻抗为 12kΩ。CA-IS2082B 系列器件的接收器输入阻抗为 1/8 单位负载,即输入阻抗为 96kΩ,因此,一对儿通信总线上允许挂接的收发器数量可以达到  $32 \times 8 = 256$  个。

10.3. PCB 布板

建议在隔离器下方保留一个远离地线和信号线的隔离通道,电缆侧和逻辑侧之间的任何电气连接或金属连接,都会降低隔离度。为确保器件在任何数据速率下可靠工作,建议在 VDDA 与 GNDA、VDDB 与 GNDB 之间外接去耦电容,并且电容器应紧靠器件相应的电源引脚放置,以保持稳定的逻辑侧和总线侧的供电电压。如图 10-2 所示典型应用电路。

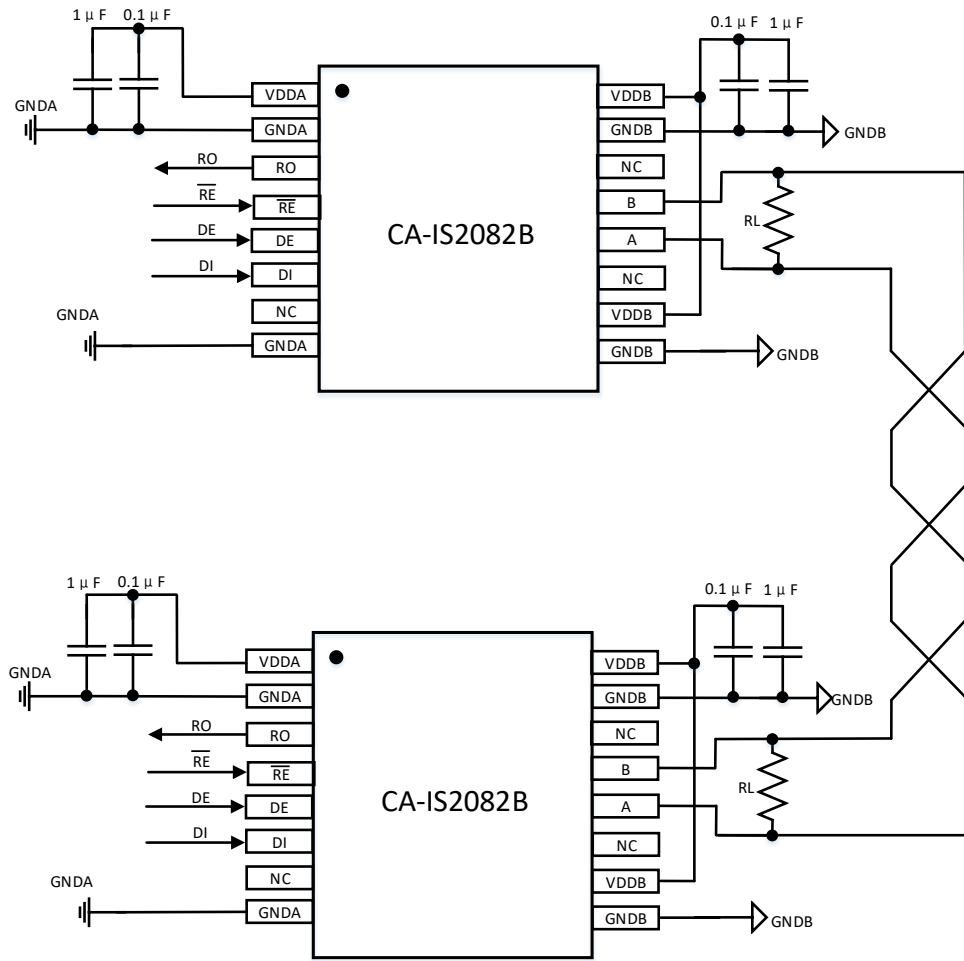
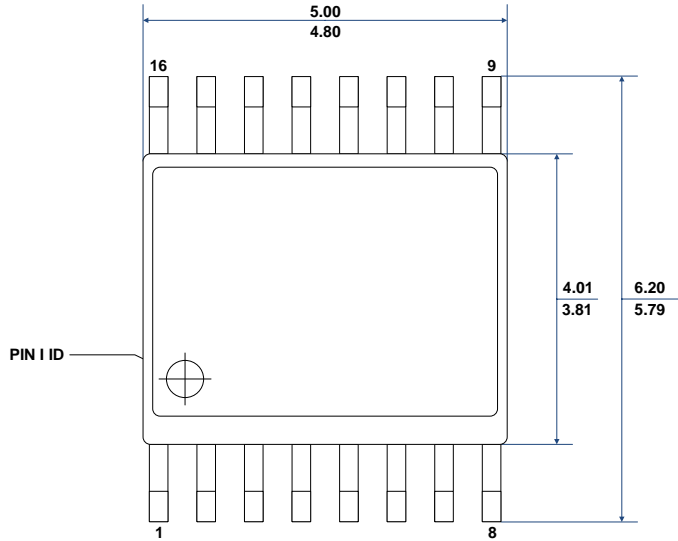


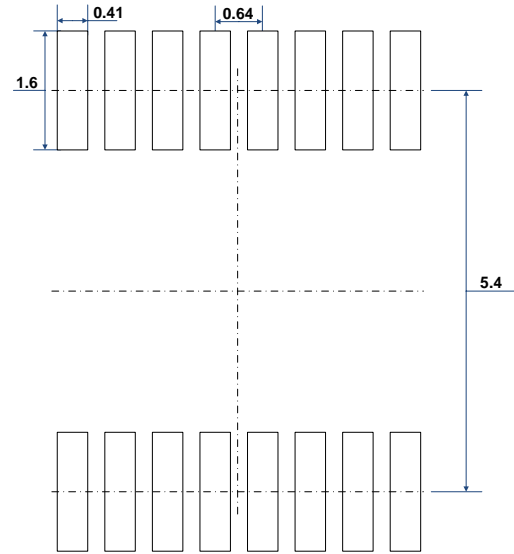
图 10-2. CA-IS2082B 典型应用电路

11. 封装信息

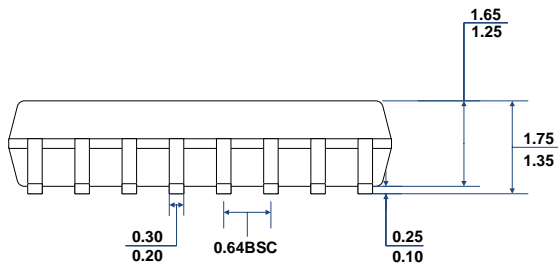
下图给出了 CA-IS2082B 隔离型 RS485 收发器所采用的 SSOP16 封装的尺寸图和建议焊盘尺寸图，尺寸以毫米为单位。



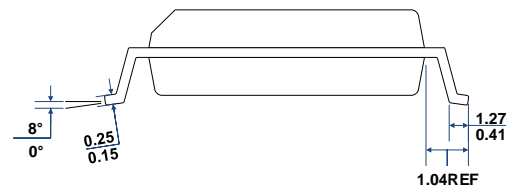
**TOP VIEW**



**RECOMMENDED LAND PATTERN**



**FRONT VIEW**



**LEFT-SIDE VIEW**



12. 焊接信息

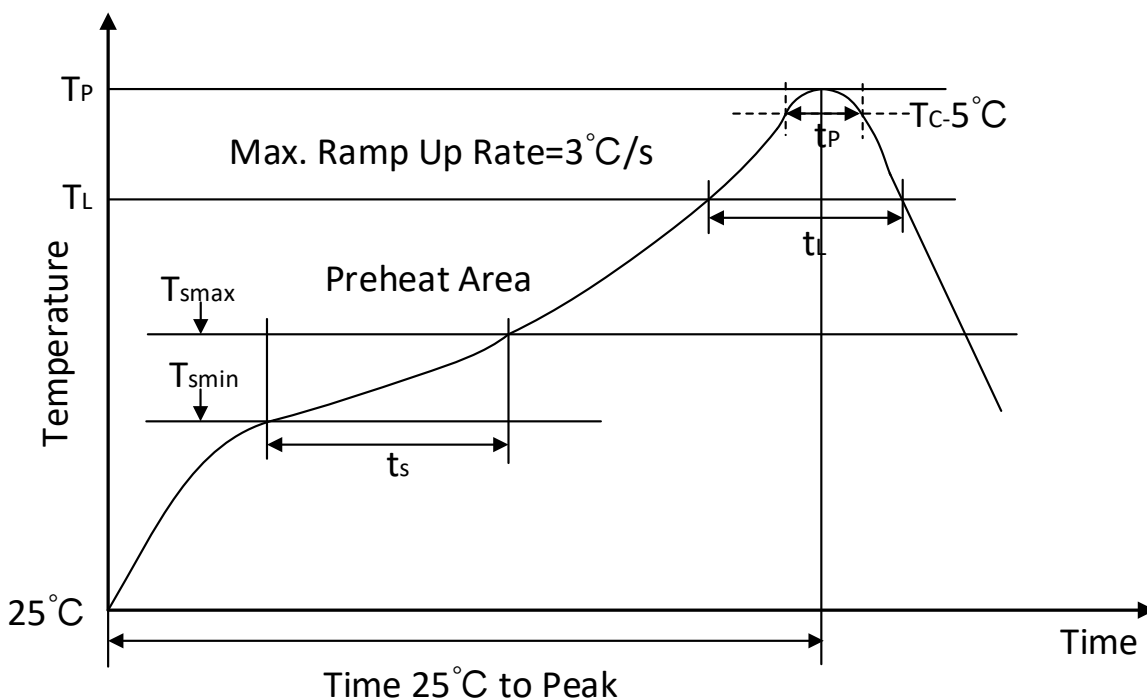


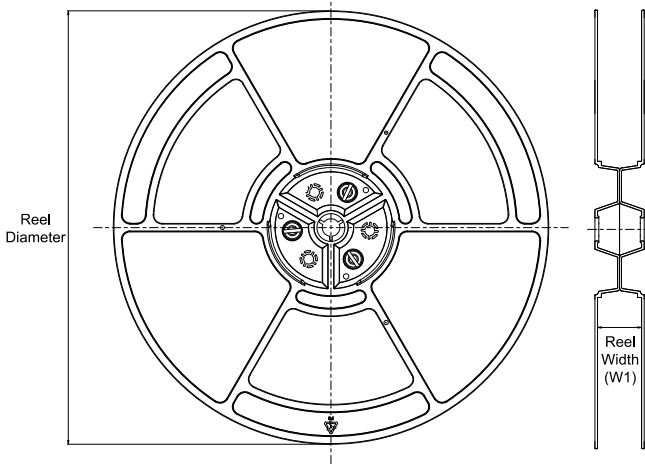
图 12-1. 焊接温度曲线

表 12-1. 焊接温度参数

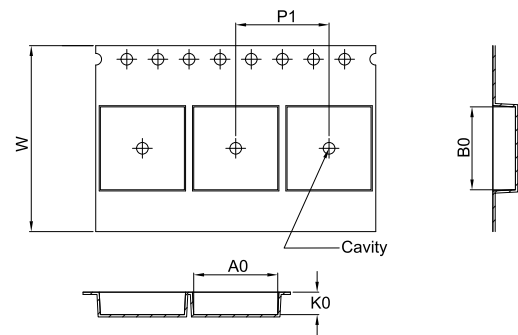
简要说明	无铅焊接
温升速率 (T <sub>L</sub> =217°C 至峰值 T <sub>P</sub> )	最大 3°C/s
T <sub>smin</sub> =150°C 到 T <sub>smax</sub> =200°C 预热时间 t <sub>s</sub>	60~120 秒
温度保持 217°C 以上时间 t <sub>L</sub>	60~150 秒
峰值温度 T <sub>P</sub>	260°C
小于峰值温度 5°C 以内时间 t <sub>P</sub>	最长 30 秒
降温速率 (峰值 T <sub>P</sub> 至 T <sub>L</sub> =217°C)	最大 6°C/s
常温 25°C 到峰值温度 T <sub>P</sub> 时间	最长 8 分钟

13. 卷带信息

REEL DIMENSIONS

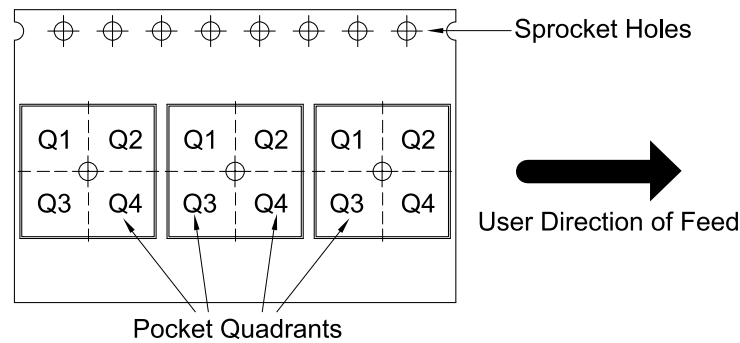


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*All dimensions are nominal.

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS2080B	SSOP	B	16	2500	330	12.4	6.4	5.2	2.1	8.0	12.0	Q1

## 14. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

### 商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>